

## 5 Лабораторна робота № 5. Реалізація логічних функцій на дешифраторах та мультиплексорах.

### 5.1 Мета

Засвоїти принципи реалізації логічних функцій на мультиплексорах і дешифраторах

### 5.2 Завдання

Реалізувати задану логічну функцію на дешифраторі або мультиплексорі.

Таблиця 5.1 – Варіанти індивідуальних завдань

Вар.	Логічна функція	DC/MX
1	$A\bar{2} \wedge A1 \wedge A\bar{0} \vee A2 \wedge A\bar{1} \wedge A0$	DC
2	$A\bar{2} \wedge A1 \wedge A\bar{0} \vee A2 \wedge A\bar{1} \wedge A0 \vee A\bar{2} \wedge A\bar{1}$	MX
3	$A\bar{1} \wedge A0 \vee A1 \wedge A\bar{0}$	DC
4	$A\bar{2} \wedge A\bar{1} \wedge A\bar{0} \vee A2 \wedge A\bar{1} \wedge A0 \vee A2 \wedge A1 \wedge A0$	MX
5	$A2 \wedge A1 \wedge A\bar{0} \vee A2 \wedge A\bar{1} \wedge A0 \vee A\bar{2} \wedge A1 \wedge A0$	DC
6	$A3 \wedge A\bar{2} \wedge A1 \wedge A\bar{0} \vee A3 \wedge A\bar{2} \wedge A\bar{1} \wedge A0$	MX
7	$A3 \wedge A\bar{2} \wedge A\bar{1} \wedge A\bar{0} \vee A3 \wedge A\bar{2} \wedge A\bar{1} \wedge A0$	DC
8	$A1 \wedge A\bar{0} \vee A\bar{1} \wedge A0$	MX
9	$A2 \wedge A1 \wedge A\bar{0} \vee A2 \wedge A\bar{1} \wedge A\bar{0} \vee A\bar{2}$	DC
10	$A\bar{2} \wedge A1 \wedge A\bar{0} \vee A2 \wedge A\bar{1} \wedge A0 \vee A2 \wedge A1$	MX
11	$A\bar{2} \wedge A1 \wedge A\bar{0} \vee A\bar{2} \wedge A\bar{1}$	DC
12	$A\bar{1} \wedge A\bar{0} \vee A2 \wedge A\bar{1} \wedge A0 \vee A1$	MX
13	$A\bar{2} \wedge A\bar{1} \wedge A0 \vee A2 \wedge A\bar{1} \wedge A\bar{0} \vee A2 \wedge A1 \wedge A0$	DC
14	$A3 \wedge A\bar{2} \wedge A1 \wedge A\bar{0} \vee A3 \wedge A\bar{2} \wedge A\bar{1} \wedge A0 \vee A3 \wedge A2$	MX
15	$A\bar{2} \wedge A1 \wedge A0 \vee A2 \wedge A\bar{1} \wedge A0 \vee A2 \wedge A1 \wedge A\bar{0}$	DC

### 5.3 Короткі теоретичні відомості

#### 5.3.1 Реалізація логічних функцій на дешифраторах та мультиплексорах

Дешифратори та мультиплексори можуть бути використані в якості універсального логічного елемента, який реалізує довільну логічну функцію  $n$  логічних змінних, де  $n$  – кількість адресних входів мультиплексора або дешифратора. Це може бути корисним при великій кількості логічних змінних (4-5 чи більше), оскільки одна мікросхема мультиплексора чи дешифратора може замінити кілька корпусів мікросхем логічних елементів. Логічна функція повинна бути представлена у досконалій диз'юнктивній або кон'юнктивній нормальній формі.

При реалізації логічної функції на мультиплексорі слід просто подати на кожен вхід даних фіксований логічний рівень, що відповідає вихідному сигналу при вхідній комбінації, рівній адресі цього входу.

Наприклад, нехай задана логічна функція  $y = a\bar{2} \wedge a1 \wedge a0 \vee a2 \wedge a\bar{1}$ . Передусім слід перетворити її до ДДНФ або ДКНФ. В даному випадку ДДНФ виглядає наступним чином:  $y = a\bar{2} \wedge a1 \wedge a0 \vee a2 \wedge a\bar{1} \wedge a0 \vee a2 \wedge a\bar{1} \wedge a\bar{0}$ . Це означає, що для вхідних комбінацій 011, 101 та 100 вихідний сигнал повинен бути "1", а для всіх інших комбінацій – "0". Відповідно на входи D3, D5 та D4 мультиплексора слід подати "1", на всі решта – "0", якщо вихід мультиплексора прямий (рис.5.1,а), якщо ж інверсний – навпаки, "0" на D3, D5, D4 та "1" на

решту входів.

При використанні дешифратора слід об'єднати ті виходи, номери яких відповідають вхідним комбінаціям, що дають на виході "1", за допомогою логічного елементу АБО (для прямих виходів) чи І-НЕ (для інверсних виходів). Для вищенаведеного прикладу результат синтезу показано на рис. 5.1,б.

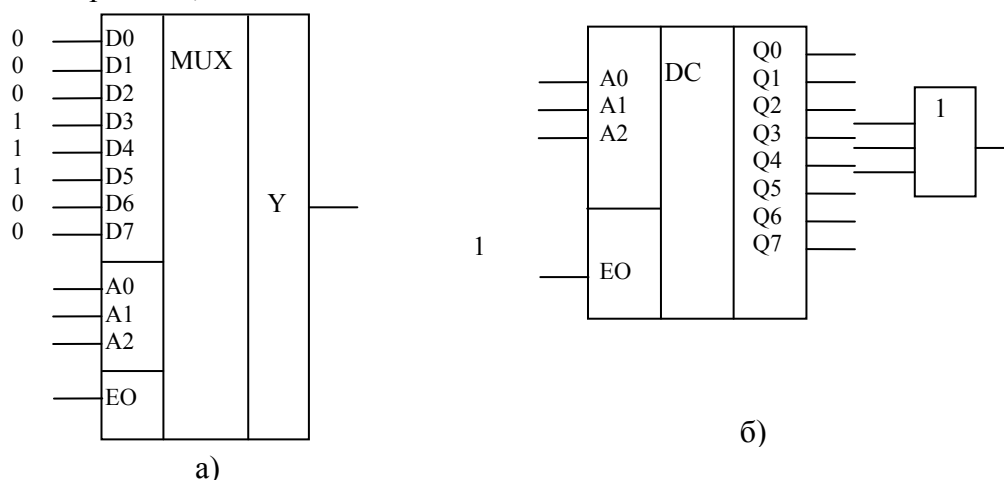


Рисунок 5.1 - Реалізація логічної функції на мультиплексорі (а) та дешифраторі (б)

### 5.3.2 Мікросхеми мультиплексорів та дешифраторів

Таблиця 5.2 - Мікросхеми мультиплексорів

Найменування	Вітчизняний аналог	Функціональний опис
74150	КП1	мультиплексор на 16 входів даних з інверсним виходом
74151, 74251	КП7, КП15	мультиплексор на 8 входів даних з прямим та інверсним виходами (74251 – вихід з третім станом)
74152	КП5	мультиплексор на 8 входів даних з інверсним виходом
74153, 74253	КП2, КП12	два мультиплексори на 4 входи даних із спільними адресними входами та прямими виходами (74253 – виходи з третім станом)
74257	КП11	чотири мультиплексори на 2 входи даних із спільним адресним входом та прямими виходами
74258	КП14	чотири мультиплексори на 2 входи даних із спільним адресним входом та інверсними виходами

Таблиця 5.3 - Мікросхеми дешифраторів

Найменування	Вітчизняний аналог	Функціональний опис
7442	ИД6	4-входовий дешифратор, 10 інверсних виходів
74138	ИД7	3-входовий дешифратор, 8 інверсних виходів
74139	ИД14	два 2-входових дешифратора з інверсними виходами
74141	ИД1	4-входовий дешифратор, 10 інверсних виходів
74145	ИД10	4-входовий дешифратор, 10 інверсних виходів
74154	ИД3	4-входовий дешифратор, 16 інверсних виходів
74155	ИД4	два 2-входових дешифратора з інверсними виходами

### 5.4 Порядок виконання роботи

1. Вибрати в залежності від завдання мікросхему мультиплексора (табл.5.2) або дешифратора (табл.5.3) для реалізації логічної функції. Необхідна кількість входів залежить від кількості змінних у логічній функції.
2. При необхідності перетворити логічну функцію до ДДНФ. В завданні функції

подані в диз'юнктивній формі (сума добутоків), однак це не обов'язково ДДНФ. Якщо в деякому добутку присутні не всі змінні, необхідно розбити його на два, додавши відсутню змінну в перший добуток з інверсією, в другий – без інверсії. Наприклад, якщо у виразі фігурує 3 змінні  $A_0, A_1, A_2$ , а деякий добуток має вигляд  $A_0 \wedge A_3$ , то він перетвориться до  $A_0 \wedge A_2 \wedge A_3 \vee A_0 \wedge \overline{A_2} \wedge A_3$ .

3. Скласти таблицю істинності логічної функції за її ДДНФ. В цій таблиці одиниця на виході для деякої вхідної комбінації буде в тому випадку, якщо в ДДНФ присутній добуток змінних, який відповідає цій комбінації.
4. Реалізувати задану логічну функцію на дешифраторі або мультиплексорі.
5. Подати на вхід схеми сигнал з виходу компонента Stim4. Переконайтесь в правильності роботи схеми.

#### 5.5 Звіт повинен містити:

1. Завдання (з вказанням номера варіанта).
2. При необхідності – перетворення логічної функції до ДДНФ
3. Таблицю істинності логічної функції
4. Схему пристрою
5. Часові діаграми на вході і виході схеми.

#### 5.6 Контрольні питання

1. Принципи роботи дешифраторів і мультиплексорів.
2. Принцип реалізації логічних функцій на дешифраторах і мультиплексорах.
3. Реалізувати довільну логічну функцію на дешифраторі або мультиплексорі.
4. Як утворити ДДНФ за таблицею істинності?