

7 Лабораторна робота № 7. Лічильники

7.1 Мета

Засвоїти принципи функціонування лічильників, їх різновиди. Навчитись будувати лічильники з заданим коефіцієнтом перерахунку.

7.2 Завдання

Побудувати лічильник з заданим коефіцієнтом перерахунку:

- на основі стандартних мікросхем лічильників
- на основі тригерів

Таблиця 7.1 – Варіанти індивідуальних завдань

Варіант	Коефіцієнт перерахунку
1.	18
2.	19
3.	20
4.	21
5.	22
6.	23
7.	24
8.	25
9.	26
10.	27
11.	28
12.	29
13.	30
14.	31
15.	17

7.3 Короткі теоретичні відомості

Лічильник - послідовнісна схема, що перетворює поступаючі на вхід імпульси в паралельний двійковий код, відповідний їх кількості.

Лічильники виконуються на тригерах з рахунковим входом (Т-тригерах). За способом рахунку лічильники можуть бути підсумовуючі, віднімаючі і реверсивні. У підсумовуючому лічильнику при подачі на вхід імпульсу код числа, що зберігається у лічильнику, зростає на одиницю, а у віднімаючому - зменшується на одиницю. Отже, підсумовуючий лічильник виконує прямий, а віднімаючий - обернений /зворотній/ підрахунок числа імпульсів, що надійшли на його вхід. Реверсивний лічильник може працювати в режимі прямого та оберненого підрахунку.

За способом перемикання тригерів лічильники поділяються на асинхронні і синхронні. У асинхронних лічильниках тригери перемикаються послідовно (асинхронно) від розряду до розряду, а в синхронних одночасно. Один Т-тригер забезпечує коефіцієнт перерахунку $M = 2$,

а n тригерів - $M = 2^n$. При підсумовуванні імпульсів необхідно формувати переніс з i -го в $(i+1)$ -ий розряд за наступними правилами:

1) Переніс CR з i -го в $(i+1)$ -ий розряд формується, якщо у всіх розрядах з i -го по 0 -й записана максимальна для даної системи числення цифра, при цьому розряди молодше $(i+1)$ -го обнулюються. На прямих виходах тригерів цих розрядів Q_i формується негативний перепад, а на інверсних - позитивний.

2) Якщо в лічильнику використовуються тригери з прямим динамічним входом, то сигнал переносу в підсумовуючому лічильнику знімається з інверсних виходів попередніх тригерів, а якщо тригери з інверсним динамічним входом, то сигнал переносу береться з прямих виходів.

Асинхронний лічильник з послідовним переносом можна побудувати на JK-тригерах з інверсними динамічними входами. Як приклад візьмемо чотирьохрозрядний лічильник (рис. 7.1). Чотири двійкові розряди лічильника забезпечують $M = 16$ варіантів вихідного коду.

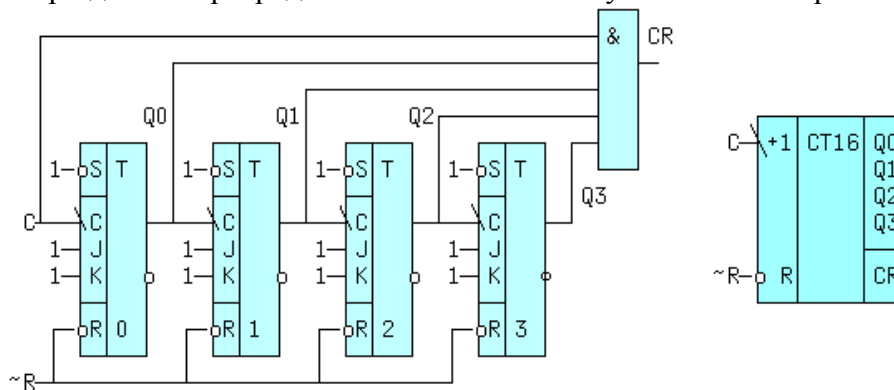


Рисунок 7.1 - Асинхронний лічильник

Сигнали переносу повинні зніматися з прямих виходів тригерів, які перемикаються послідовно один за одним, тобто асинхронно. Тригери працюють в режимі рахунку ($J=K=1$). Лічильник доповнений схемою формування прискореного переносу CR (Carry), вихід якої може бути підключений до рахункового входу C наступного такого ж лічильника. Входи $\sim R$ всіх тригерів об'єднані, а на входи $\sim S$ подана "1", що дозволяє скидати лічильник сигналом $\sim R=0$. Рахунковий вхід підсумовуючого лічильника позначається "+1". Часові діаграми схеми, без врахування затримки сигналу, приведені на рис.7.2.

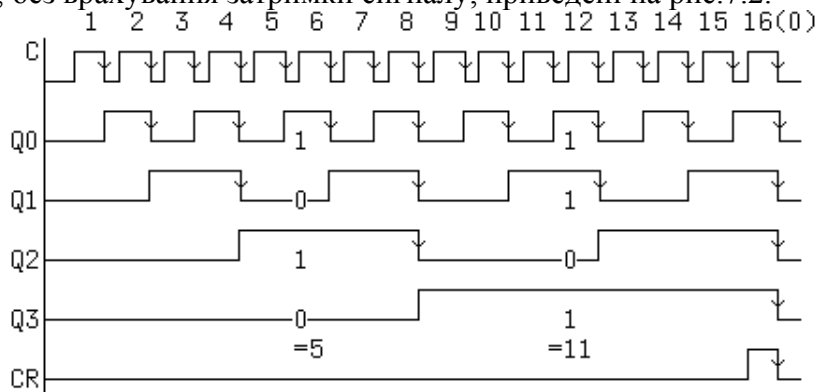


Рисунок 7.2 - Часові діаграми двійкового лічильника

Аналіз часових діаграм дозволяє зробити ряд висновків:

1) Після n -го по рахунку вхідного імпульсу код на виходах $Q = Q_3Q_2Q_1Q_0 = n$, наприклад після 5-го код $Q = 0101_2 = 5_{10}$, а після 11-го - $Q = 1011_2 = 11_{10}$, тобто схема дійсно є лічильником.

2) З приходом активного фронту 16-го імпульсу всі тригери скидаються і далі процес повторюється, тобто модуль рахунку $M=16$.

3) Схема також є дільником частоти вхідних імпульсів на 2 в степені $(i+1)$, де i - номер тригера, з якого знімається вихідний сигнал.

4) Якщо знімати вихідний код з інверсних виходів, то початкове значення $Q=Q_0^0Q_1^0Q_2^0Q_3^0=1111_2=15_{10}$, тобто максимальному числу для чотирьох розрядів, і далі, з приходом наступного імпульсу, код на виходах зменшується на 1. В цьому випадку лічильник називають віднімаючим. Такого ж результату можна добитися, якщо знімати переніс з протилежних виходів тригерів, а код, як і раніше, з прямих. Рахунковий вхід віднімаючого лічильника позначається "-1".

5) Задній фронт імпульсу переносу співпадає з моментом переходу всіх тригерів з 1 в 0 для підсумовуючого лічильника, і з моментом переходу з 0 в 1 - для віднімаючого.

Швидкість рахунку або максимальна частота вхідних імпульсів визначається затримкою сигналу від моменту приходу активного фронту рахункового імпульсу до появи нового коду на виході останнього тригера: $t_{зт.р. \text{ лічильника}} = n * t_{зт.р. \text{ тригера}}$, де n - кількість тригерів. Тоді

$$F_{\text{макс.рах}} < 1/t_{зт.р. \text{ лічильника}}$$

У синхронному лічильнику імпульси поступають на тактові входи всіх тригерів одночасно. На рис.7.3 приведений трьохрозрядний лічильник з модулем рахунку $M = 8$. Справа приведене умовне позначення лічильника, що промислово випускається, доповненого входами D_i для паралельного синхронного завантаження початкового коду перепадом сигналу на вході $C(+1)$ при $\sim L = 0$, а також входом скидання $\sim R$.

Переніс з i -го розряду в $(i+1)$ -ий виробляється по формулі $CR_i = Q_i * \dots * Q_1 * Q_0 * (CE * PE)$ за допомогою елементів "І". Входи CE (дозвіл рахунку) і PE (дозвіл переносу) на даному етапі розгляду можуть бути об'єднані разом ($CE = PE = 1$). Входи J і K тригерів сполучені, тому можливі тільки два режими їх роботи - пам'ять ($J=K=0$) і рахунок ($J=K=1$). Тригер " i " змінить свій стан тільки тоді, коли $CR_{(i-1)}=J=K=1$, тобто при одиничних значеннях виходів всіх попередніх тригерів, що відповідає правилу 1. У решті випадків $CR_{(i-1)}=J=K=0$ і значення Q_i не зміниться. Швидкодія синхронного лічильника значно вища, оскільки тригери перемикаються одночасно і сигнал CR_i з'явиться на JK входах через інтервал $t_{зт.р.ліч.} = t_{зт.р.тригера} + t_{зт.р.елемента "І"}$, який не залежить від числа тригерів. Частота рахунку $F_{\text{макс}} < 1/(t_{зт.р.ліч.} + t_{\text{уст}})$, де $t_{\text{уст}}$ - час установки.

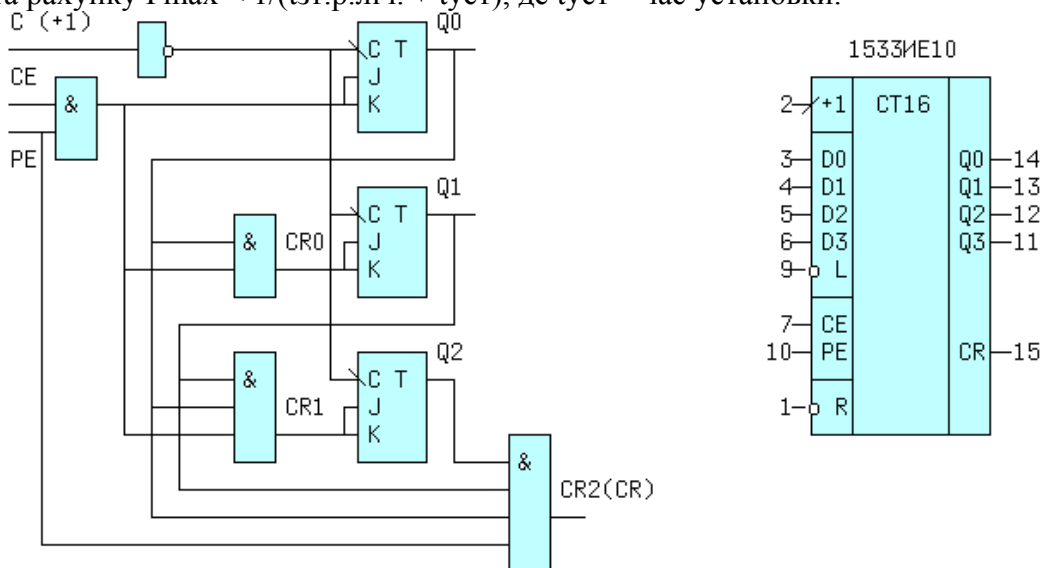


Рисунок 7.3 - Синхронний лічильник

Каскадне включення лічильників застосовується в тому випадку, коли необхідно здійснювати підрахунок більшої кількості імпульсів, ніж коефіцієнт перерахунку лічильника. Для цього сигнал з виходу переносу першого лічильника подається на рахунковий вхід наступного лічильника. Якщо лічильник не має виходу переносу (що можливо для деяких мікросхем асинхронних лічильників), в якості виходу переносу використовується найстарший розряд лічильника. Рахунковий вхід наступного лічильника при цьому повинен спрацьовувати по фронту спаду, інакше слід застосувати додатковий

інвертор. Входи скидання у каскадованих лічильників об'єднуються.

Лічильники з довільним коефіцієнтом перерахунку, відмінним від цілої степені двійки (наприклад, 10), реалізуються шляхом введення зворотніх зв'язків для примусового встановлення в початковий стан по досягненні заданого модуля лічби. Розрядність лічильника з коефіцієнтом перерахунку M (за модулем M) визначається з умови $2^{m-1} < M < 2^m$. Наприклад, якщо $M=10$, для реалізації лічильника потрібно не менше як $m = 4$ тригери, бо $2^3 < 10 < 2^4$.

Такий лічильник, очевидно, буде мати невикористані надлишкові стани – їх є $N=2^4-10=6$. Щоб позбутися цих непотрібних станів, застосовують зворотні зв'язки з виходу переносу лічильника на входи тригерів тих розрядів, які у двійковому поданні числа N мають одиницю. Для десяткового лічильника $N = 6_{10} = 0110_2$ і, отже, сигнал зворотнього зв'язку слід подавати на відповідні входи тригерів другого і третього розрядів. У синхронних лічильників такий принцип побудови внутрішніх зв'язків називається блокуванням переносу. Тоді початковий стан лічильника визначається кодом 0110, від якого починається рахунок до коду 1111. Після десятого імпульсу на виході Q3 лічильника виникає імпульс переносу, який по колах зворотного зв'язку встановлює лічильник у початковий стан 0110.

До лічильників за модулем M належать також лічильники з перериванням циклу. Принцип їх побудови полягає у тому, що скидання в нуль здійснюється після досягнення числа M . Лічильник має схему розпізнавання цього числа, тобто схему збігу, а для скидання в нуль при досягненні M використовується вхід скидання R. Схема збігу являє собою логічне "І" між виходами тригерів тих розрядів, які у двійковому поданні числа M мають одиницю. Наприклад, для розглянутого вище двійково-десяткового лічильника необхідно подати на входи елемента "І" вихідні сигнали другого та четвертого тригерів. Такий спосіб побудови, на відміну від попереднього, можна застосовувати і при використанні мікросхем лічильників, а не тільки окремих тригерів.

7.4 Порядок виконання роботи

1. Побудувати 8-розрядний лічильник на основі двох мікросхем 4-розрядних лічильників. Мікросхему лічильника вибрати в меню **Компоненты/ Russian Digital/ Счетчики**. Якщо у вибраного лічильника незрозумілим є призначення входів і спосіб підключення, скористатись будь-яким довідником по цифрових елементах (наприклад, електронним довідником, що знаходиться на **H:\Literature\Datasheet**). Про каскадування лічильників див. теоретичні відомості.
2. Забезпечити скидання лічильника в початковий момент часу. Для цього приєднати до входу скидання компонент Stim1 і запрограмувати його таким чином, щоб на виході був короткий імпульс активного сигналу скидання.
3. Подати на рахунковий вхід лічильника імпульсну послідовність довільної частоти, використавши компонент DClock.
4. Вивести часові діаграми на рахунковому вході, на 4 виходах першого лічильника і на першому виході другого. Якщо схема складена вірно, на кожному наступному виході лічильника частота вхідної імпульсної послідовності ділиться на 2, а цифровий код на виході збільшується на 1 з приходом кожного наступного імпульсу, тобто: 00000, 00001, 00010, 00011, ..., 11110, 11111, 00000, 00001... Картина буде схожою на рис.7.2 (без сигналу CR).
5. Перевести заданий коефіцієнт перерахунку в двійкову систему числення.
6. Лічильник з заданим коефіцієнтом перерахунку отримується шляхом введення зворотнього зв'язку на вхід скидання із тих виходів лічильника, які відповідають положенням "1" у коефіцієнті перерахунку. Ці виходи об'єднати через елемент «І». Тепер лічильник повинен скидатися в двох випадках: або внаслідок сигналу початкової установки від компонента Stim1, або внаслідок

появи на виході лічильника заданої кодової комбінації. Вибрати логічний елемент, який буде реалізувати дану систему умов; на перший вхід цього елемента подати сигнал з виходу Stim1, на другий – з елемента I, вихід під'єднати до входів скидання лічильників.

7. Вивести часові діаграми як в п.4. Обчислити частоту на останньому (найстаршому) виході лічильника. Якщо схема складена вірно, цифровий код на виході повинен змінюватись циклічно від 0 до K-1, де K – заданий коефіцієнт перерахунку.
8. Скласти схему 5-розрядного лічильника на JK-тригерах. JK-тригер повинен працювати в режимі T-тригера (активний сигнал одночасно на входах J і K). На входи асинхронної установки (S) подати неактивний сигнал. На входи скидання (R) подати сигнал скидання з виходу компонента Stim1, який використовувався в попереденій схемі (при необхідності сигнал інвертувати).
9. Повторити для цієї схеми п. 4, 6, 7.

7.5 Звіт повинен містити:

1. Завдання (з вказанням номера варіанту)
2. Схеми лічильника на мікросхемах лічильників та на тригерах.
3. Часові діаграми на виходах компонентів Stim1 та на виходах лічильників з заданим коефіцієнтом перерахунку. Вказати частоту імпульсної послідовності на найстаршому виході лічильника.

7.6 Контрольні питання

1. Лічильники: принцип роботи, призначення виводів, застосування.
2. Різновиди лічильників: двійкові і двійково-десяткові, сумуючі і віднімаючі, реверсивні лічильники.
3. Визначити стан виводів лічильника в довільний момент часу, якщо задані часові діаграми на його входах.
4. Визначити, які сигнали слід подати на входи лічильника, щоб отримати задану комбінацію на його виходах.
5. Як побудувати лічильник на T-тригерах?
6. Як побудувати лічильник з заданим коефіцієнтом перерахунку на основі стандартних мікросхем лічильників?
7. Визначити, скільки тригерів необхідно для побудови лічильника з заданим коефіцієнтом перерахунку.
8. Визначити, скільки стандартних мікросхем лічильників необхідно для побудови лічильника з заданим коефіцієнтом перерахунку.